

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-073099

(43)Date of publication of application : 18.03.1997

(51)Int.Cl.

G02F 1/1345

G02F 1/1339

G02F 1/136

(21)Application number : 07-228969

(71)Applicant : TOSHIBA ELECTRON ENG CORP  
TOSHIBA CORP

(22)Date of filing : 06.09.1995

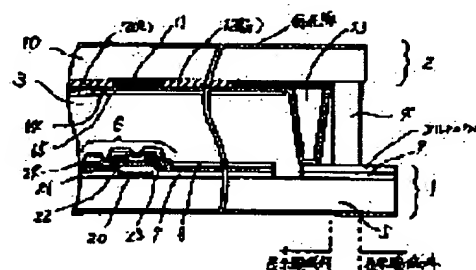
(72)Inventor : MIYAZAKI DAISUKE  
UENO AKIKO  
KURAUCHI SHOICHI  
MIDORIKAWA TERUYUKI

## (54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To obtain a liquid crystal display device having good performance at an increased yield and reduced cost by coating the columnar spacers formed on substrates with electrodes which come into contact with drawing-out electrodes and further bear the transfer between the upper and lower substrates.

**SOLUTION:** An array substrate 1 is constituted by forming TFTs 6 on a glass substrate 5 and connecting pixel electrodes 7 to these TFTs 6. The drawing-out electrodes 9 for supplying electric power to a counter substrate 2 are formed on this array substrate 1. The columnar spacers 13 are built on the counter substrate 2, inside and outside of the display regions. The columnar spacers 13 are formed on light shielding layers 11 and the prescribed columnar spacers 13 bear the role of the transfer between the upper and lower substrates. Further, a common electrode 14 is formed over the entire surface of the counter substrate 2 and an oriented film 15 is formed on the uppermost layer within the display region. The uppermost parts of the columnar spacers 13 come into electrical contact with the drawing-out electrodes 9 of the array substrate 1 in the exposed state of the common electrode 14.



## LEGAL STATUS

[Date of request for examination]

04.09.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-73099

(43) 公開日 平成9年(1997)3月18日

(51) Int.Cl. <sup>6</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F	1/1345		G 0 2 F	1/1345
	1/1339	5 0 0		1/1339
	1/136	5 0 0		1/136

審査請求 未請求 請求項の数6 O L (全 5 頁)

(21) 出願番号 特願平7-228969

(22) 出願日 平成7年(1995)9月6日

(71) 出願人 000221339

東芝電子エンジニアリング株式会社  
神奈川県川崎市川崎区日進町7番地1

(71) 出願人 000003078

株式会社東芝  
神奈川県川崎市幸区堀川町72番地

(72) 発明者 宮崎 大輔

神奈川県横浜市磯子区新杉田町8番地 株  
式会社東芝横浜事業所内

(72) 発明者 上埜 亜希子

神奈川県横浜市磯子区新杉田町8番地 株  
式会社東芝横浜事業所内

(74) 代理人 弁理士 外川 英明

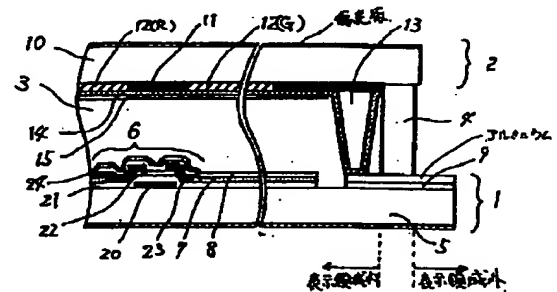
最終頁に続く

(54) 【発明の名称】 液晶表示装置、及びその製造方法

(57) 【要約】

【課題】 本発明は歩留まりが高く、低コストでかつ表示性能の良い液晶表示装置、及びその製造方法を提供することを目的とする。

【解決手段】 基板上の表示領域外にも柱状のスペーサーを形成しその上にITOを被覆し、この部分が反対側の基板の引き出し電極と接触させる構造、及び製造方法である。この構造及び製造方法によれば上下基板間のトランスファー形成工程を省略することができ、従来のトランスファー形成工程で発生していた、不純物混入など表示不良の要因をなくすることができる。



## 【特許請求の範囲】

【請求項 1】 第 1 の基板と第 2 の基板とに液晶が挟持され、

前記第 1 の基板には、前記第 1 の基板と前記第 2 の基板との間隔を保つ複数の柱状スペーサーと、前記液晶に電圧を与える第 1 の透明電極とを備え、

前記第 2 の基板には、前記液晶に電圧を与える第 2 の透明電極と、電源から電力を供給する引き出し電極とを備えた液晶表示装置において、

複数の前記柱状スペーサーのうち所定の柱状スペーサーに前記第 1 の透明電極と同一かつ一体、もしくは電氣的に接続された第 3 の電極が被覆され、前記引き出し電極と前記第 3 の電極と前記第 1 の透明電極とが電氣的に接続されていることを特徴とする液晶表示装置。

【請求項 2】 前記柱状スペーサーは樹脂層からなることを特長とする請求項 1 記載の液晶表示装置。

【請求項 3】 前記第 1 の基板には複色色の着色層が形成されており、

前記柱状スペーサーは前記着色層が複数積層されてなることを特徴とする請求項 1 または 2 いずれか記載の液晶表示装置。

【請求項 4】 前記柱状スペーサーは、テーパ状になっていることを特長とする請求項 1、2 または 3 いずれか記載の液晶表示装置。

【請求項 5】 第 1 の基板と第 2 の基板とに液晶が挟持され、

前記第 1 の基板には、前記第 1 の基板と前記第 2 の基板との間隔を保つ複数の柱状スペーサーと、前記液晶に電圧を与える第 1 の透明電極とを備え、

前記第 2 の基板には、前記液晶に電圧を与える第 2 の透明電極と、電源から電力を供給する引き出し電極とを備えた液晶表示装置の製造方法であって、

前記第 1 の基板の製造工程は、

遮光膜を形成する工程と、

着色層を形成する工程と、

柱状スペーサーを形成する工程と、

所定の柱状スペーサー上を少なくともも含んで透明電極を形成する工程と、

配向膜を形成する工程とを、を含むことを備えたことを特徴とする液晶表示装置の製造方法。

【請求項 6】 第 1 の基板と第 2 の基板とに液晶が挟持され、

前記第 1 の基板には、前記第 1 の基板と前記第 2 の基板との間隔を保つ複数の柱状スペーサーと、前記液晶に電圧を与える第 1 の透明電極とを備え、

前記第 2 の基板には、前記液晶に電圧を与える第 2 の透明電極と、電源から電力を供給する引き出し電極とを備えた液晶表示装置の製造方法であって、

前記第 1 の基板の製造工程は、

遮光膜を形成する工程と、

着色層と同材質かつ同時に柱状スペーサーを形成する工程と、

所定の柱状スペーサー上を少なくともも含んで透明電極を形成する工程と、

配向膜を形成する工程と、を含むことを備えたことを特徴とする液晶表示装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に係り、特に上下基板間のトランスファに関する。

【0002】

【従来の技術】液晶表示装置は、上下 2 枚の電極基板間に液晶が封入されており、上下基板の電極間に電圧を与えて液晶の動きを制御し表示を行う。上下基板の電極に電圧を印加するために、従来は電源を片側の基板のみに接続させ、もう一方の基板に電圧を印加するためにトランスファーとして銀ペースト等をディスペンサー等で画面周辺部に配置し、このトランスファーで 2 枚の基板を電氣的に接続している。

【0003】

【発明が解決しようとする課題】しかしながら、前述したトランスファー形成工程においては設備や人件費に大きなコストがかかっていた。また、トランスファーを画面周辺部に配置するための場所をトランスファー形成工程のマージンも含め、液晶セルの周辺非表示領域にある程度の面積（1mm<sup>2</sup>程度以上）をもって形成する必要があり、液晶セルの周辺非表示領域を小さくできなかった。またトランスファー材料をディスペンサー等に充填する際に混入した不純物により、液晶材料や配向膜を汚染し、表示不良が発生することがあり、歩留まりを低下させる原因となっていた。本発明は上記問題点に鑑み、歩留まりを高くし低コストで、かつ表示性能が良い液晶表示装置を提供することを目的とする。

【0004】

【課題を解決するための手段】本発明の構成及び製造方法によれば、基板に形成された柱状スペーサーに電極を被覆し、これが引き出し電極と接触し、さらに上下基板間のトランスファーを担うことで、従来のトランスファーを形成する工程を省略することができる。また、従来、トランスファー材料をディスペンサーに充填する際に混入した不純物のために液晶材料や配向膜が汚染されて表示不良が発生することを防止でき、歩留まりを向上させることができる。

【0005】

【発明の実施の形態】以下に、本発明の実施例を図面を用いて詳細に説明する。図 1 は、本実施例の液晶表示装置の断面図であり、下側基板である薄膜トランジスタ（TFT: Thin Film Transistor）アレイ基板 1 と上側基板である対向基板 2 とが平行に配置され液晶 3 を挟持し、シール材 4 によって封着さ

れている。

【0006】まず、アレイ基板1は、厚さ1.1mmのガラス基板5にスイッチング素子としてTFT6が形成され、そのTFT6に画素電極7が接続されている。そして最上層に配向膜8が形成されている。また、アレイ基板1には、対向基板2に電力を供給するための引き出し電極9が形成されている。

【0007】次に対向基板2は、厚さ1.1mmのガラス基板10上に黒色の遮光層11と遮光層11の間にR、G、Bの3色の着色層12(R)、12(G)、12(B)が形成されている。さらに対向基板2には、柱状スペーサー13が表示領域(シール材に囲まれた領域)内外に作り込まれている。柱状スペーサー13は遮光層11上に形成されており、所定の柱状スペーサー13は上下基板間のトランスファの役割を担っている。このトランスファを担う柱状スペーサーは全基板上に10ないし15本程度である。さらに、対向基板2には全面に共通電極14が形成されており、そして表示領域内には最上層に配向膜15が形成されている。また、トランスファとなる柱状スペーサー13の頂上部は共通電極14がむき出しの状態であ

レイ基板1の引き出し電極9と電気的に接触している。

【0008】本発明の第1の基板は本実施例中で対向基板2に対応し、同様に第2の基板はアレイ基板1に、第1の透明電極は共通電極14に、第2の透明電極は画素電極7に、第3の電極は共通電極14に、それぞれ対応する。

【0009】次に本実施例の液晶表示装置の製造工程を説明する。まず、対向基板2の製造工程を説明する。厚さ1.1mmのガラス基板10上に感光性の黒色樹脂をスピナー等を用いて塗布し、約90℃で10分乾燥させた後、所定のパターン形状のフォトマスクを用いて露光した後、アルカリ性の溶液にて現像を行い、200℃で60分の焼成をして膜厚約2.0μmの遮光層11を形成する。

【0010】次に、赤色の顔料を分散させた紫外線硬化型アクリル樹脂をスピナーにて塗布し、赤を着色したい部分に紫外線が照射されるようなフォトマスクを介して紫外線を照射し、例えばKOHの1%水溶液で約10秒間現像し、赤の着色層12(R)を形成する。同様に緑、青の着色層12(G)、12(B)を繰り返し形成し、それぞれ230℃で60分焼成する。このとき赤、緑、青の着色層12(R)、12(G)、12(B)の膜厚はそれぞれ1.5μmとした。

【0011】次に顔料の入っていない紫外線硬化型アクリル樹脂をスピナーで全面に塗布し、所定の位置に柱状スペーサー13が形成されるようなフォトマスクを介して365nmの波長で、100mJ/cm<sup>2</sup>の紫外線を照射し、KOHの1%水溶液で30秒間現像して、約4μmの高さの柱状スペーサー13を形成する。このよう

な形成方法によれば柱状スペーサー13をテーパ状に形成することができる。このとき表示領域内に形成される柱状スペーサー13は、遮光層11上にくるように形成する。このとき、後のラビング処理で柱状スペーサー13が障害になってラビングの陰の領域ができてしまう。そこで、その陰の部分が遮光層11の領域内でおさま

り、表示に影響を及ぼさない位置にくるように柱状スペーサー13の配置を考慮する必要がある。

【0012】また、トランスファを担うものはアレイ基板1と組み合わせるときに、引き出し電極9に接触するような位置に形成する。また、柱状スペーサー13は着色層12(R)、12(G)、12(B)を使って同時に形成してもかまわない。着色層12(R)、12

(G)、12(B)を形成する際のフォトマスクを柱状スペーサー13も同時に形成できるようなパターンものを使う。厚みに応じて、複数色の着色層を重ねて形成してももちろんかまわない。このように着色層12と同時に柱状スペーサー13を形成すれば、スペーサーを形成する工程を1つ減らすことができる。

【0013】また、トランスファとなる柱状スペーサー13は図1のように表示領域内に形成しても良いし、表示領域外に形成してもかまわない。その後、共通電極14としてITO(Indium Tin Oxide)膜をスパッタ法にて1500オングストロームの厚さに形成する。ここで、柱状スペーサー13がテーパ状に形成されているので、ITO膜を柱状スペーサー13上に均一に被覆することができる。

【0014】この上に、例えばポリイミドを形成しラビング処理を行って配向膜15を形成し、対向基板2が完成する。次にアレイ基板1の製造方法は、厚さ1.1mmのガラス基板5上に通常のTFT6を形成する工程と同様に成膜とパターンニングを繰り返す。MoW(モリブデン・タングステン)、あるいはMoTa(モリブデン・タンタル)等から成るゲート線20、図示しない補助容量線、及び補助容量線と一体のトランスファ用の引き出し電極9を形成し、そのうえ全面にSiO<sub>x</sub>をプラズマCVD法により、4000オングストロームの厚さに堆積し、ゲート絶縁膜21を形成する。

【0015】その上に、a-Si(アモルファスシリコン)から成る半導体層22をプラズマCVD法により形成し所定の形状にパターンニングする。さらに、n<sup>+</sup>a-Siオーミックコンタクト層を介して、Mo/Al/Moから成る電極を形成し、所望の形状にパターンニングすることによってソース電極23、ドレイン電極24、図示しない信号線を形成する。

【0016】次に、透明電極であるITOをソース電極23に接触させるようにパターンニングして画素電極7を形成する。最後に、ポリイミド等を形成し、ラビング処理を行うことにより配向膜8を形成するが、対向基板2側のトランスファを担う柱状スペーサー13と接触する

5

領域は配向膜 8 を被覆せず、引き出し電極 9 を露出させる。引き出し電極 9 上には図 1 に示すように Mo/Al/Mo 等の電極と同一材料を形成しても良い。このようにすると高さの調節が可能になるなどの利点がある。

【0017】この後、対向基板 2 の配向膜 15 の周辺に沿って注入口の部分以外にシール材 4 を印刷する。次にアレイ基板 1 と、対向基板 2 の配向膜 8 がそれぞれ対向し、かつラビング方向が 90° の角度をなすように配置させ、加熱することでシール材 4 を硬化させ、貼り合わせる。

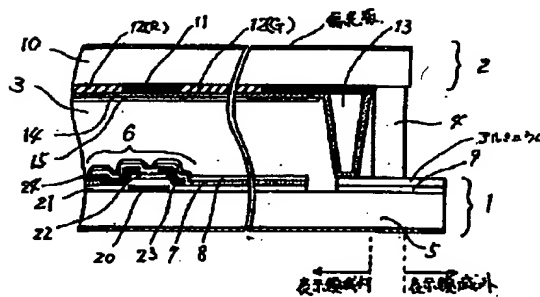
【0018】次に、真空中に空セルを置き、注入口に液晶材料を浸した状態で徐々に真空状態から大気圧に戻すことによって液晶 3 を注入することができる。このようにして本実施例における所望の液晶表示装置が得られる。

【0019】本実施例の構成及び製造方法によれば上下基板間のトランスファを形成する工程を削除することができる。なお、本実施例は対向基板側に遮光層が形成された構造であるが、本発明はアレイ基板側に遮光層が形成された構造の液晶表示装置にも適用できる。この場合、柱状スペーサーが形成されている基板と、遮光層が形成されている基板とが別々になることになる。

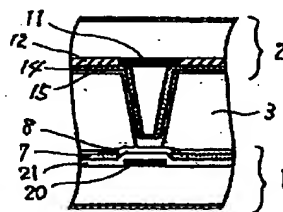
【0020】また、本実施例は、TFT アレイ基板を用いたアクティブマトリクス型液晶表示装置であるが、TFT の構造は本実施例のように逆スタガ型のみに限るものでなく、さらには上下基板にストライプ状の電極を備えたシンプルマトリクス型液晶表示装置にも適用可能である。このように、本実施例は多くの変更及び修正をつけ加えられることは勿論である。

【0021】

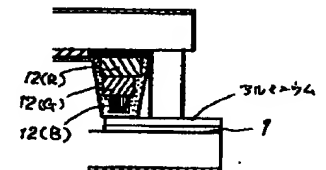
【図 1】



【図 2】



【図 3】



フロントページの続き

(72)発明者 倉内 昭一  
神奈川県横浜市磯子区新杉田町 8 番地 株  
式会社東芝横浜事業所内

(72)発明者 緑川 輝行  
神奈川県川崎市川崎区日進町 7 番地 1 東  
芝電子エンジニアリング株式会社内